

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 58-018978

(43)Date of publication of application : 03.02.1983

(51)Int.Cl.

H01L 31/10

(21)Application number : 56-117473

(71)Applicant : NIPPON TELEGR & TELEPH CORP <NTT>

(22)Date of filing : 27.07.1981

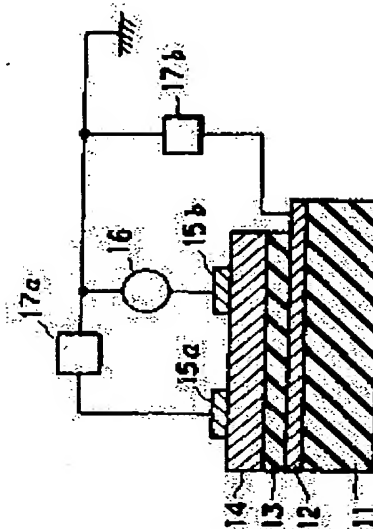
(72)Inventor : KAGAWA TOSHIKI
MATSUMOTO NOBUO

(54) PHOTODIODE

(57)Abstract:

PURPOSE: To obtain a photodiode enabled to respond with a high speed and moreover having high sensitivity by a method wherein an amorphous semiconductor layer is accumulated on an insulating substrate interposing a metal layer to be used as a gate electrode and a insulating layer between them, a source electrode and a drain electrode are provided thereat, and they are connected to a DC electric power source.

CONSTITUTION: The Al layer to be used as the gate electrode 12 is adhered on the insulating substrate 11 of glass, etc., the upper part thereof is covered with an alumina film 13 generated by oxidation of the electrode 12, and the amorphous semiconductor layer 14 of silicon, etc., is accumulated thereon. Then the source electrode 15a and the drain electrode 15b are provided thereon interposing the prescribed interval between them, and the electrodes 15a, 15b thereof are connected to the DC voltage source 17a connecting a current signal detector 16 in series. Then a DC voltage source 17b is connected also to the exposed end of the electrode 12, and another end of the voltage source thereof is connected to the middle point between the voltage source 17a and the detector 16 to be earthed. Accordingly the conductivity of the amorphous semiconductor layer 14 varies large by injection of light to enhance sensitivity to light, and moreover sensitivity is enhanced still more when a negative gate voltage is applied.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

BEST AVAILABLE COPY

THIS PAGE BLANK (USPTO)

Japanese Publication for Unexamined Patent Application**No. 18978-1983 (Tokukaisho 58-18978)****A. Relevance of the above-identified Document**

This document has relevance to claims 1 and 8 of the present application.

B. Translation of the Relevant Passages of the Document

Fig. 3 is a cross sectional view of an example of the present invention, and 11 represents a quartz substrate, and 12 represents an Al gate electrode, and 13 represents an alumina film obtained by oxidizing a surface of the gate electrode 12, and 14 represents an amorphous semiconductor layer such as an amorphous silicon, and 15a represents a source electrode, and 15b represents a drain electrode, and 16 represents a current signal detector such as a synchroscope, and each of 17a and 17b represents a direct current voltage source, and the direct current voltage source 17b applies an electric field to the amorphous semiconductor layer 14 via the alumina film 13.

Fig. 4 is a waveform diagram showing a current which flows between the source electrode 15a and the drain electrode 15b when an optical modulation signal whose wave length is 5145\AA and optical power is $150\mu\text{W}/\text{cm}^2$ and pulse width is 10mssc and pulse interval is 10mssc is emitted under such condition that a source-drain voltage is 2V and a gate voltage is -40V. As apparent from comparison of Fig. 4 and Fig. 2,

THIS PAGE BLANK (USPTO)

in the photosensor of the present invention, rising and breaking properties of the photocurrent are largely improved compared with the photosensor shown in Fig. 1, and its response speed is improved. Further, as apparent from Fig. 4, the photosensor of the present invention exhibits such a superior property that a current is reduced to substantially 0 level while light is not emitted.

Note that, a reason for which the response speed is improved compared with the conventional photosensor may be as follows.

The amorphous semiconductor such as amorphous silicon has a large amount of localization levels in a band gap, and electrons excited by the light absorption are reduced on the basis of the localization levels, so that the reduction of electrons is greatly influenced by distribution density of the localization levels and occupancy of the electrons. The photosensor of the present invention is to apply an electric field to the amorphous semiconductor, so that the band bends, and a relative position of a fermi level in the band gap varies. Thus, the electron occupancy of the localization levels varies, so that a localization level, having a long reduction time, which contributes to the reduction process is inactivated.

Further, Fig. 5 is a measured curve showing a gate voltage dependency of a light current and a dark current of the photosensor shown in Fig. 3. A curve-A represents the light current and a curve-B represents the dark current. However, the curve-A shows a case where light whose wave length is $0.6\mu\text{m}$ and light power is $500\mu\text{W}/\text{cm}^2$ is emitted. Further, the source-drain voltage is 2V.

THIS PAGE BLANK (USP 10)

As apparent from Fig. 5, when the gate voltage is negative, the light current is increased, but the dark current is not so increased. That is, when the gate voltage is negative, a difference between the light current and the dark current is enlarged, so that the sensitivity is enhanced.

THIS PAGE BLANK (USPTO)

⑨ 日本国特許庁 (JP)

⑩ 特許出願公開

⑫ 公開特許公報 (A)

昭58—18978

⑮ Int. Cl.³
H 01 L 31/10

識別記号

庁内整理番号
7021—5F

⑬ 公開 昭和58年(1983)2月3日

発明の数 1
審査請求 有

(全 3 頁)

⑭ 光センサ

⑯ 特 願 昭56—117473
⑰ 出 願 昭56(1981)7月27日
⑱ 発 明 者 香川俊明
武蔵野市緑町3丁目9番11号日
本電信電話公社武蔵野電気通信

研究所内
⑲ 発 明 者 松本信雄
武蔵野市緑町3丁目9番11号日
本電信電話公社武蔵野電気通信
研究所内
⑳ 出 願 人 日本電信電話公社
㉑ 代 理 人 弁理士 玉蟲久五郎 外3名

明 細 書

1 発明の名称 光 セ ン サ

2 特許請求の範囲

金属層上に形成された絶縁層、該絶縁層上に形成された非晶質半導体層、該非晶質半導体層上に形成された該非晶質半導体層に入射される光強度に応じた導電率変化を検出する為の2個の電極を備え、前記金属層及び2個の電極により、前記絶縁層を介して前記非晶質半導体層に電界をかけるように構成したことを特徴とする光センサ。

3 発明の詳細な説明

本発明は応答速度が速く、且つ感度の高い光センサに関するものである。

近年、光センサはファクシミリ装置等の各種装置に多く使用されているが、その応答速度に問題が残っている。第1図は従来の光センサの一例の断面図であり、1は石英基板、2は非晶質シリコン等から成る非晶質半導体層、3a, 3bは電極である。

同図に示す光センサは、非晶質半導体層2に光が照射されると、その導電率が大きくなり、直流電圧が印加されている電極3a, 3b間を流れる電流が大となることを利用して光を検出するものであるが、非晶質半導体層2の光励起電子の緩和時間は非常に大きな時間範囲にわたって分布している為、長い緩和時間で緩和する電子の影響により、高速信号に 대응することができない欠点があつた。

又、第2図は、第1図に示した光センサの電極3a, 3b間に直流電圧を印加し、波長=5145Å、光強度=150μW/cm²、パルス幅=10msec、パルス間隔=10msecの交調光信号を照射した際に、電極3a, 3b間を流れる電流を示した波形図である。同図に示すように、1つの光パルスが照射された後、光電流は比較的ゆっくり緩和し、次の光パルスが照射されるまでに緩和しきれないものであるから、第1図に示した従来の光センサは高速信号に 대응することができない欠点があつた。

本発明は前述の如き欠点を改善したものであり、その目的は、高速信号に 대응できるようにすると

共に、感度を向上させることにある。以下実施例について詳細に説明する。

第3図は本発明の実施例の断面図で、11は石英基板、12は11のゲート電極、13はゲート電極12の表面を酸化したアルミナ膜、14は非晶質シリコン等の非晶質半導体層、15a, 15bはそれぞれソース電極、ドレイン電極、16はシンタスコープ等の電流信号検出器、17a, 17bは直流電圧源であり、直流電圧源17bによつて、絶縁性のアルミナ膜13を介して非晶質半導体層14に電界をかけるようにしている。

第4図は、ソースドレイン間電圧 $=2V$ 、ゲート電圧 $=-40V$ とし、ソース電極15aとドレイン電極15bとの間に、波長 $=5145\text{\AA}$ 、光強度 $=150\mu W/cm^2$ 、パルス幅 $=10msec$ 、パルス間隔 $=10msec$ の光変調信号を照射した際に、ソース電極15a-ドレイン電極15b間に流れる電流を示した波形図である。同図と第2図とを比較して明らかのように、本発明の光センサは第1図に示した光センサに比べて光電流の立上り、立下りが大幅

図であり、曲線Aは光電流を、曲線Bは暗電流を示している。但し、曲線Aは、波長 $=0.6\mu m$ 、光強度 $=500\mu W/cm^2$ の光を照射した場合についてのものである。又、ソースドレイン間電圧は $2V$ である。

同図から明らかなように、ゲート電圧を負にすると、光電流は大となるが、暗電流はあまり大きくなりえないことが判る。即ち、ゲート電圧を負にすると、光電流と暗電流との差が大となり、感度が向上することになる。

尚、実施例に於いては、ゲート電極12として石英基板11上に蒸着した12を用い、この12の表面を酸化したアルミナ膜13を絶縁膜として用いたが、基板として低抵抗の結晶シリコンを用い、これをゲート電極とし、結晶シリコンの表面を熱酸化した SiO_2 を絶縁膜として用いる構造も可能であることは言うまでもない。又、非晶質半導体として、非晶質シリコン以外のバンドギャップ内に再結合中心となる単位を持つ非晶質半導体を用いることも勿論可能である。

に改善され、応答速度が向上していることが判る。又、本発明の光センサは、同図から判るように、光が照射されていない時は、電流がほぼ零に緩和されると言う優れた特性を有する。

尚、応答速度が、従来の光センサに比べて向上するのは、以下に述べる理由によるものと考えられる。

非晶質シリコン等の非晶質半導体は、バンドギャップ内に多くの局在単位を持ち、光吸収によつて励起された電子は、これらの局在単位を介して緩和する為、電子の緩和過程は局在単位の分布密度や電子占有確率によつて強く影響されるものである。本発明の光センサは、非晶質半導体に電界をかけるものであるから、バンドが曲り、フェルミ単位のパンドギャップ内の相対的な位置が変化し、これにより、局在単位の電子占有確率が変化し、長い緩和時間を持つ緩和過程に寄与する局在単位が不活性化する為と考えられる。

又、第5図は第3図に示した光センサの光電流及び暗電流のゲート電圧依存性を示した実測曲線

以上説明したように、本発明は、ゲート電極12等の金属層上に形成されたアルミナ膜13等の絶縁層、該絶縁層上に形成された非晶質半導体層、該非晶質半導体層上に形成されたソース電極15a、ドレイン電極15b等の2個の電極を備え、絶縁層を介して非晶質半導体層に電界を加えるようにしたものであるから応答速度及び感度を向上させることができる利点がある。

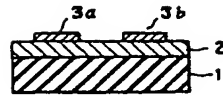
4. 図面の簡単な説明

第1図は従来例の断面図、第2図は従来の光センサの応答特性図、第3図は本発明の実施例の断面図、第4図は本発明の光センサの応答特性図、第5図は光電流及び暗電流のゲート電圧依存性を示す図である。

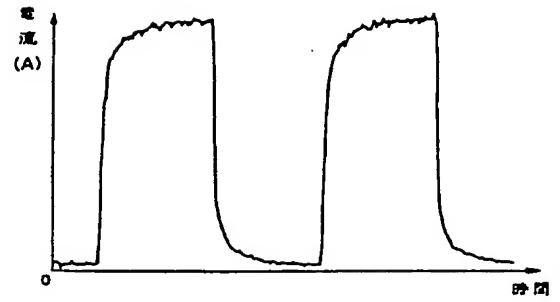
1, 11は石英基板、2, 14は非晶質半導体層、3a, 3b, 12, 15a, 15bは電極、13はアルミナ膜、16は電流信号検出器、17a, 17bは直流電圧源である。

特許出願人 日本電信電話公社
代理人 弁理士 玉島久五郎(外3名)

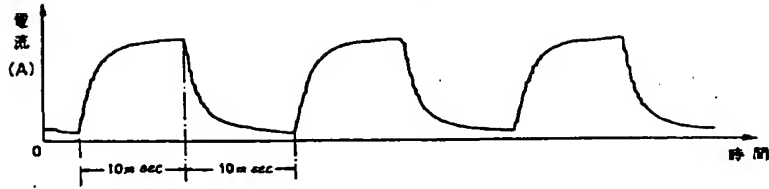
第 1 図



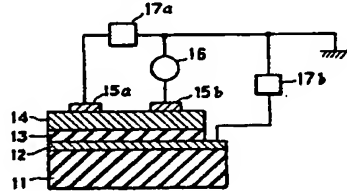
第 4 図



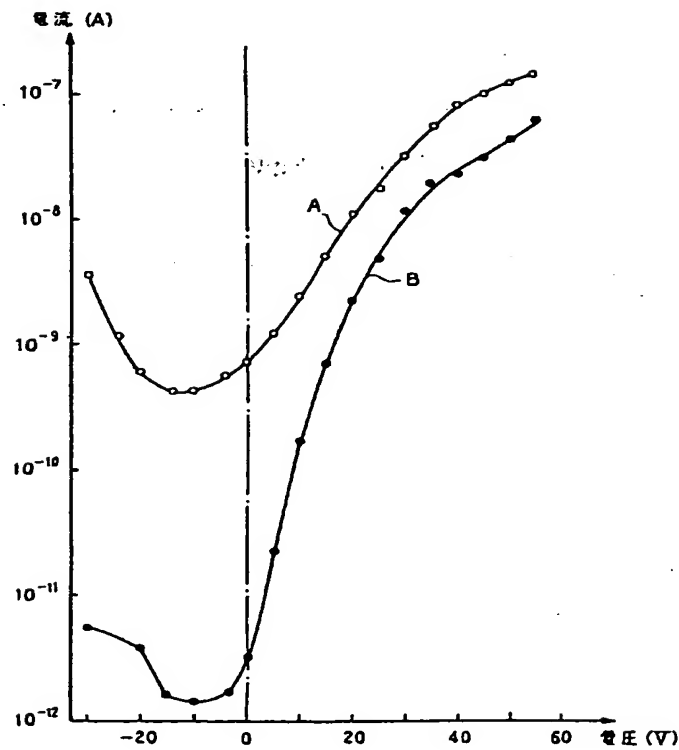
第 2 図



第 3 図



第 5 図



THIS PAGE BLANK (USPTO)